

Total Interconnect Solution Provider

Investor Relations 2024

Qualitas
SEMICONDUCTOR

Qualitas
SEMICONDUCTOR

Disclaimer

본 자료는 기관투자자들을 대상으로 실시되는 presentation에서 정보 제공을 목적으로 주식회사 퀄리티스반도체 (이하 "회사")에 의해 작성됐으며 이의 반출, 복사 또는 타인에 대한 재배포는 금지됨을 알려드리는 바입니다. 본 presentation의 참석은 위와 같은 제한 사항의 준수에 대한 동의로 받아들이며, 제한 사항에 대한 위반은 관련 '자본시장과 금융투자업에 관한 법률'에 대한 위반에 해당될 수 있습니다.

본 자료에 포함된 "예측정보"는 개별 확인 절차를 거치지 않은 정보들입니다. 이는 과거가 아닌 미래의 사건과 관계된 사항으로 회사의 미래 경영현황 및 재무실적을 의미하고, 표현상으로는 '예상', '전망', '계획', '기대', '(E)'등과 같은 단어를 포함합니다. 위 "예측정보"는 경영 환경의 변화 등에 따라 영향을 받으며 실제 미래 실적은 "예측정보"에 기재되거나 암시된 내용과 중대한 차이가 발생할 수 있습니다.

미래 전망은 presentation 실시일 현재를 기준으로 작성된 것이며 시장 환경과 회사의 경영방향 등을 고려한 것으로 시장 환경의 변화와 전략 수정 등에 따라 변경될 수 있음을 양지하시기 바랍니다.

본 자료의 활용으로 인해 발생하는 손실에 대해 회사 및 회사의 임원들은 그 어떠한 책임도 부담하지 않음을 알려드립니다. (과실 및 기타의 경우 포함)

본 문서는 주식의 모집 또는 매출, 매매 및 청약에 관한 권유를 하지 않으며, 문서의 그 어느 부분도 관련 계약 및 약정 또는 투자 결정을 위한 기초 또는 근거가 될 수 없음을 알려드립니다.

Table of Contents

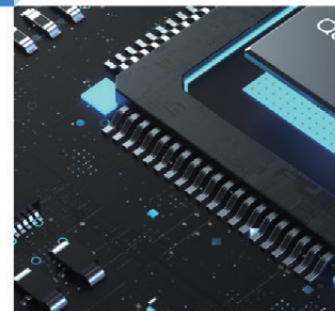
Prologue

Chapter 01 | Key Corporate Highlights

Chapter 02 | Market Overview

Chapter 03 | Growth Strategy

Total Interconnect
Solution Provider

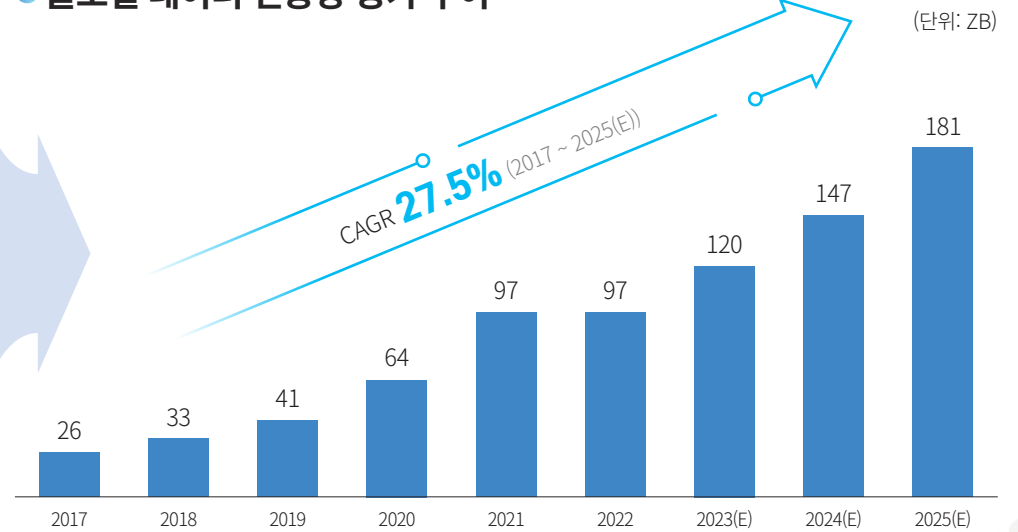


ICT 기술 발전으로 다양한 장치 간의 데이터 전송량이 폭증

DATA
데이터 집약적인
전방산업 확대

- AI 및 데이터 센터**
(신경망, LLM¹⁾ 등)
- 차량용 반도체**
(자율주행, 인포테인먼트)
- 디스플레이**
(FHD, UHD 4K, 8K)

○ 글로벌 데이터 전송량 증가 추이



Qualitas
SEMICONDUCTOR

초고속 인터커넥트 기술?

두 장치 간 방대한 데이터를
빠른 속도로 전송하는 기술

[초고속 인터커넥트 기술의 필수 요소]

01

Low Power

02

Low Latency

03

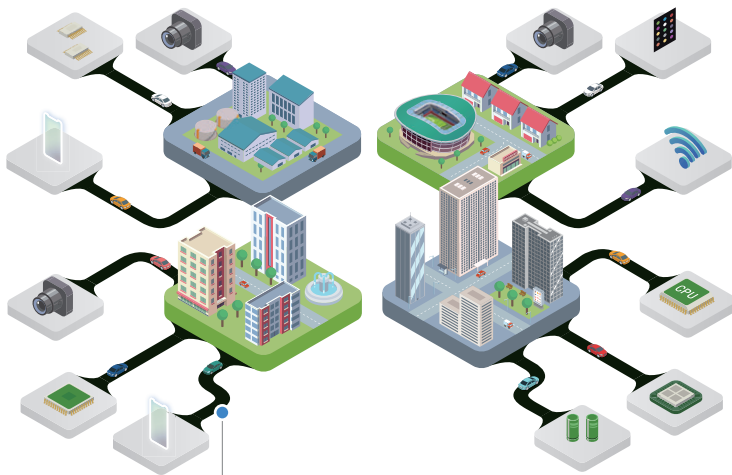
High Speed

데이터 전송량 증가 속
인터커넥트 기술 수요
필연적 증가

※ 주1) LLM (Large Language Model): 거대 언어 모델
 ※ 출처: Statista, 현대차증권

모든 Application의 필수 인프라, 초고속 인터커넥트

: SoC
 : 인터페이스 IP (퀄리티스반도체 사업영역)
 : 데이터
 : 외부 컴포넌트 (다른 SoC, 카메라 디스플레이 패널, 메모리 등)

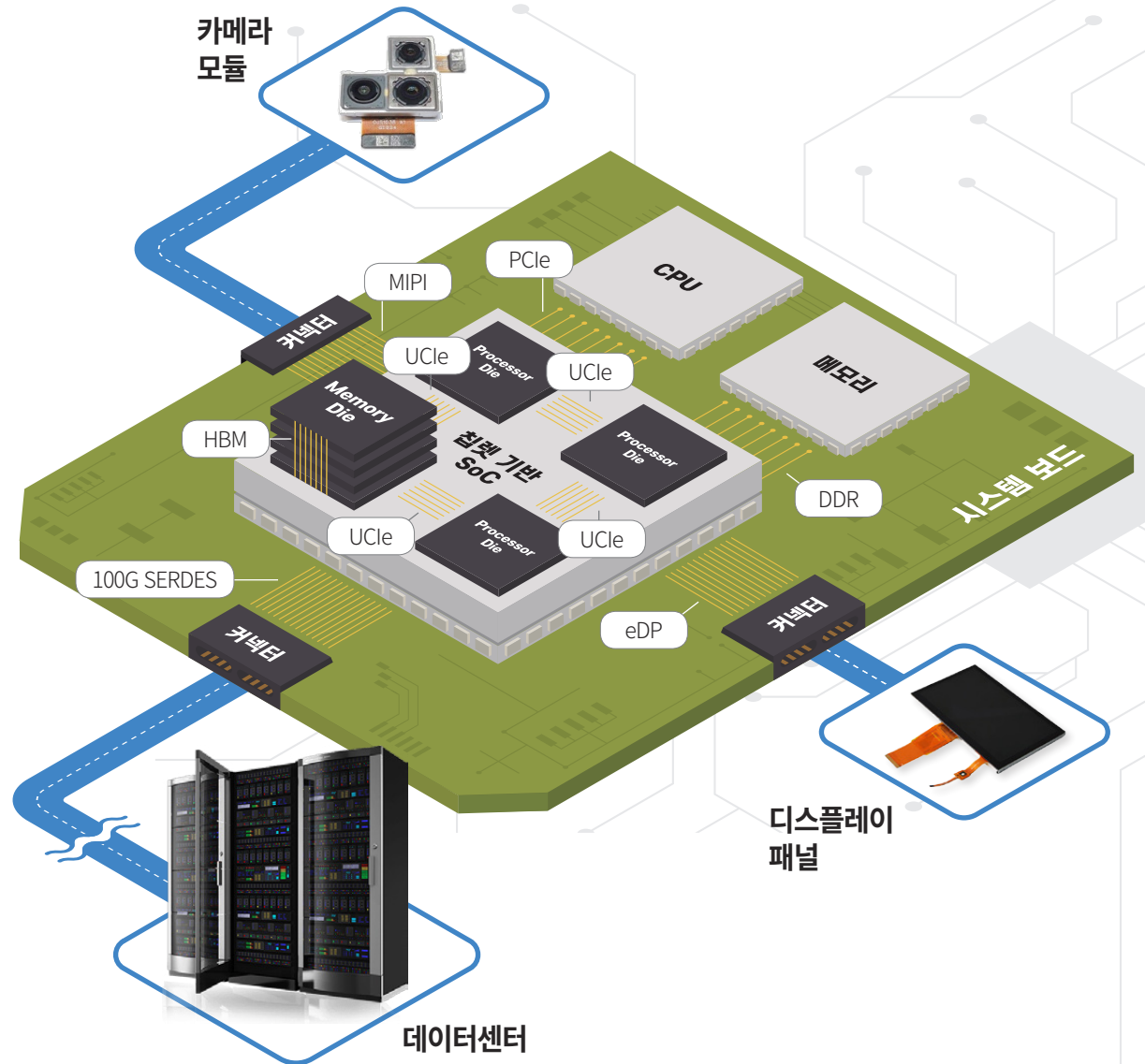
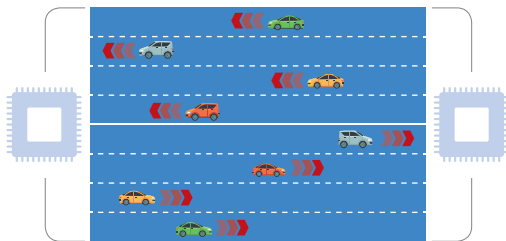


개념도

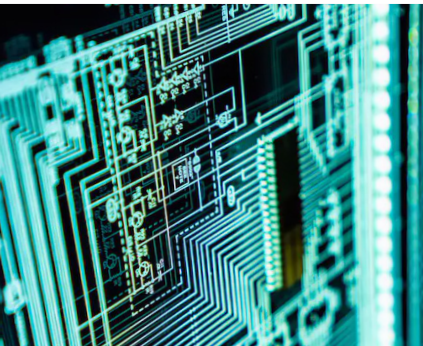
기존



Qualitas SEMICONDUCTOR



반도체 IP 산업은 SoC 개발시간 단축과 비용을 절감시키는 Key Infra



IP전문업체 수요 증대

SoC 평균 NRE비용 급등

65nm ▶ 3nm

설계 비용 **약 20배↑**

SoC 개발에 필요한 IP수 증가

2012년 ▶ 2016년

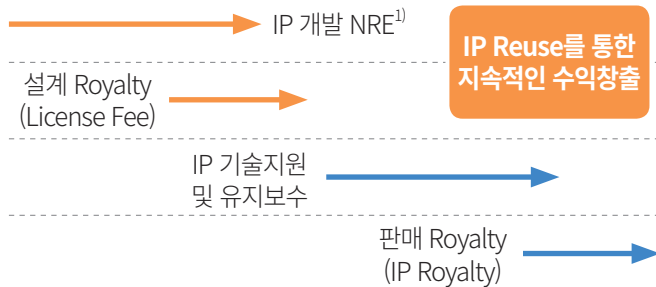
SoC당 적용 IP **약 1.5배↑**

반도체 IP 사업의 수익구조 특징

SoC 개발 흐름



IP 라이선싱 비용발생



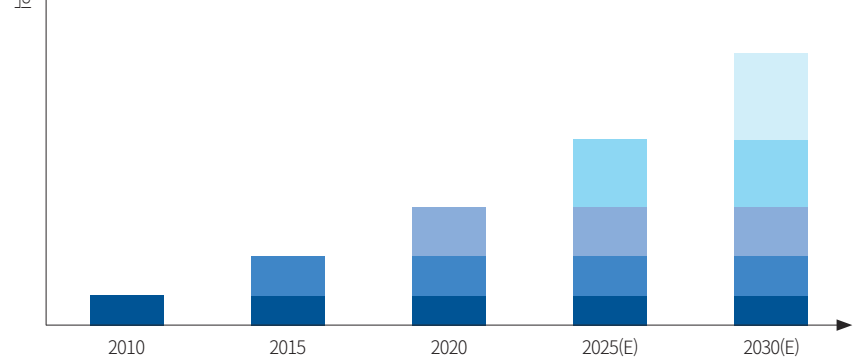
IP Reuse를 통한 지속적인 수익창출



- 설계 Royalty는 반복적 수익창출로 고수익성
- SoC 단계별 라이선싱 비용 발생으로 계속적 현금흐름 발생

▶ **고 수익 & 원활한 현금흐름**

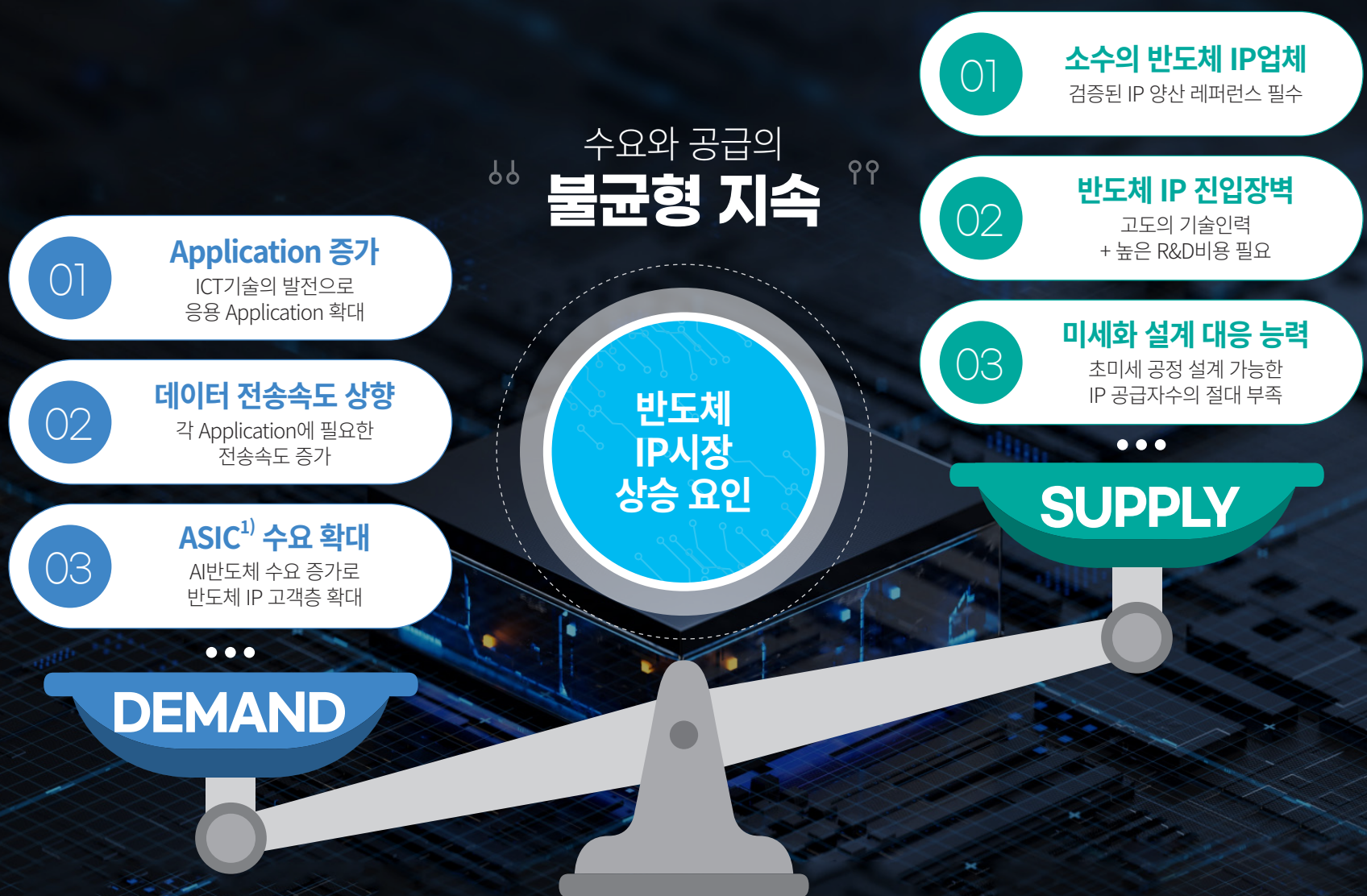
■ 28nm ■ 14nm ■ 8nm ■ 5nm ■ 4nm



- IP Reuse를 통해 적층형 수익구조 발생
- 고도화된 공정은 기존 공정 比 고수익성

▶ **재고 없는 롱 테일 비즈니스**

※ 주1) NRE(Non-Recurring Engineering): 초기 개발비



※ 주1) ASIC(Application-Specific Integrated Circuit): 주문형 반도체



반도체 산업의 핵심 인프라, ‘초고속 인터커넥트 기술’을 선도하는 기업

Qualitas

SEMICONDUCTOR

인공지능, 데이터센터, 자율주행 등 미래 산업을 대표하는 기술

ULTRA HD

QUAD HD

FU

초고속 인터페이스 IP 라이선싱 및 Design Service 사업

초고속 인터커넥트 반도체 설계 기술

시스템 반도체 산업에서
초고속 인터커넥트 기술 부각

- 다양한 분야에서 SoC 수요가 증가하면서 파운드리 산업 성장
- 인공지능, 모바일, 자율주행, 디스플레이 등 다양한 ICT 기술 출현

초미세 반도체 공정 설계 및 검증 기술

최첨단 반도체 공정에서의
개발 및 양산이력 확보

- 초미세 반도체 공정에서 신뢰성 높은 Design Methodology 확보
- 초미세 FinFET¹⁾ 공정 설계 난이도 >>> Planar CMOS 공정²⁾ 설계 난이도

※ 주1) FinFET: 기존 플라나 (Planar) 공정이 가지고 있는 트랜지스터의 성능한계를 극복하기 위해 동작속도를 높이고 누설전류를 줄인 공정기술

주2) Planer CMOS 공정: 실리콘 기판 위 반도체 소자를 만들고 연결하는 공정

SoC의 Speed-to-Market 달성을 위해
외부 IP 확보 필수

개발비용 ↓

개발시간 ↓

양산신뢰성 ↑

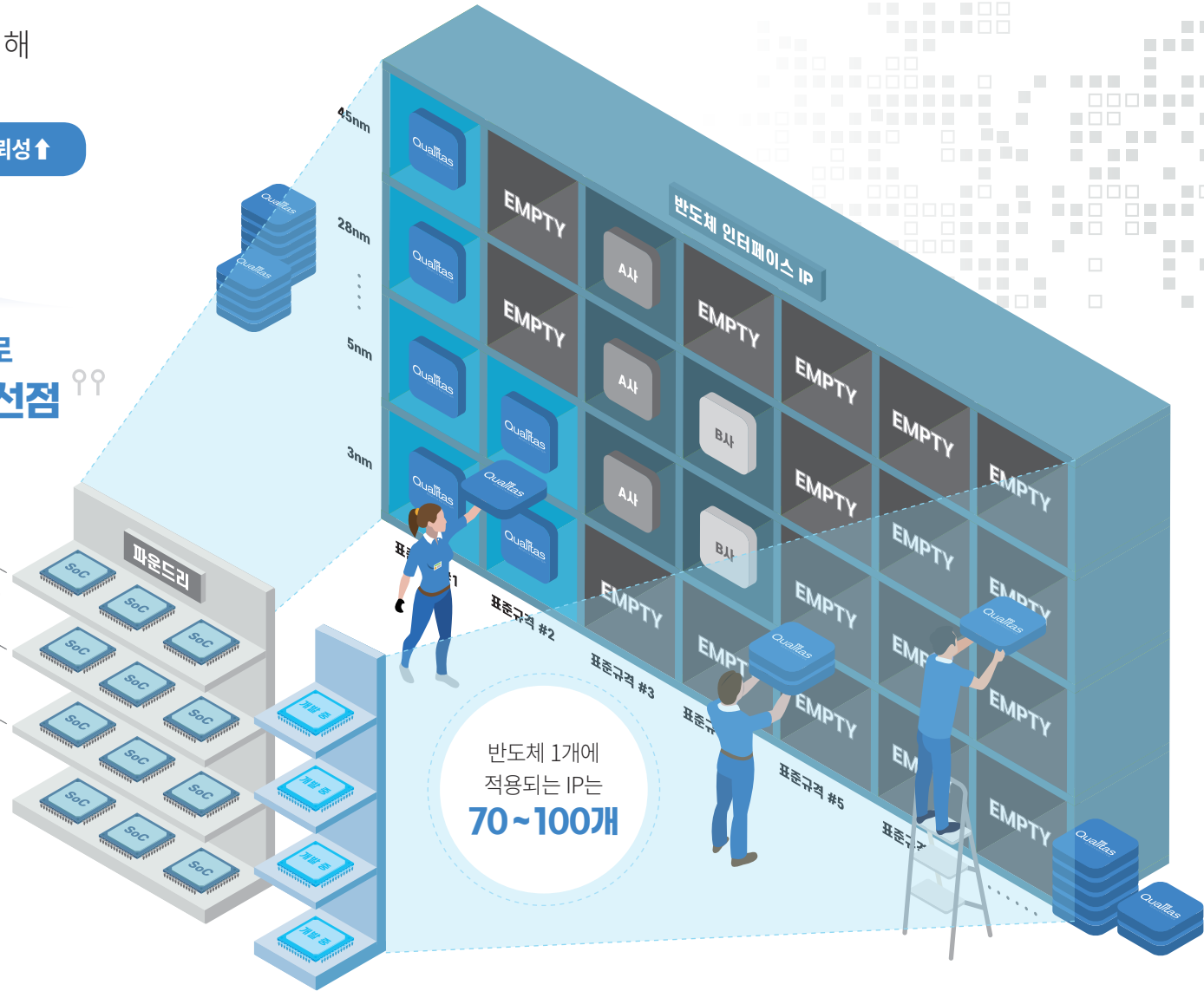


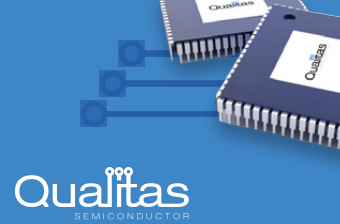
퀄리타스반도체는 최적의 파트너로
초고속 인터페이스 IP 분야 선점

SAMSUNG
tsmc

3nm 공정의
모바일 IP 주세요!

AMD
intel
NVIDIA





글로벌 Top-class

글로벌 7번째 100G SERDES
회로 설계 기술 확보

글로벌 파트너십

삼성전자 파운드리
핵심 인터페이스 IP 파트너

AA

기술평가 AA, A 취득

Total Interconnect Solution Provider



152 명

국내 최대 규모의 IP 설계업체
(R&D 인력 84%)

186%

3개년 매출액 CAGR (2020~2022)

52건

IP 라이선싱 계약 수주

Total Interconnect Solution Provider

01

Key Corporate Highlights

- 01. Summary
- 02. 국내 IP업계 內 최대 규모의 R&D 인력 확보
- 03. 세계 정상급 기술 경쟁력 확보
- 04. 다양한 분야로 IP 제품군 확대
- 05 . Exponential Growth in IP Industry



진입장벽 기반 국내 인터페이스 IP 독보적 시장지위 선점



소수 선점 시장

신규 업체 진입장벽 존재

검증된 IP 양산 이력

초고속 인터커넥트 설계 기술

초미세 반도체 공정 설계 기술

고도의 기술 인력

진입장벽

04 IP, SoC, Module로 완성되는
토탈 인터커넥트 솔루션 플랫폼 구축

03 국내 최초 & 세계 7번째 PCIe 6.0,
100G SERDES 회로기술 확보

02 삼성전자 파운드리의 핵심 파트너로
초고속 인터페이스 IP 시장 선점

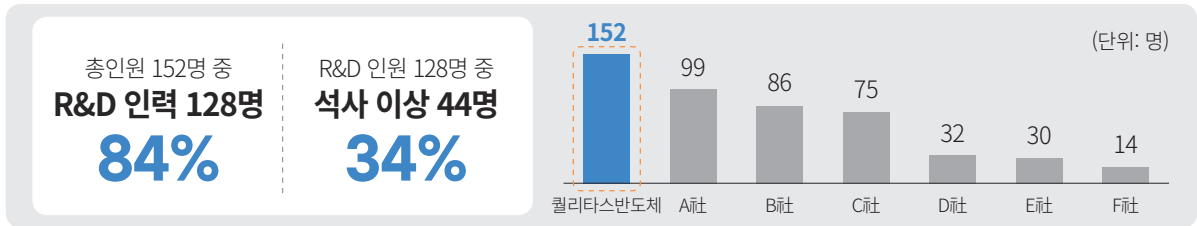
01 국내 IP업계 內 최대 규모의
R&D 인력 확보



초고속 인터페이스 IP 분야 전문성을 보유한 국내 최고의 팀

김두호
CEO, Ph.D.

- 연세대학교 박사
- 삼성전자
- 한국신용정보원



한평수
전무이사, CTO, Ph.D.

- 기업부설연구소장
- 연세대학교 박사
- LG전자

경일현
상무이사

- 사업부 담당임원
- 인하대학교
- 웰랑

유승환
이사, CFO

- 서강대 경영학과
- 한영회계법인
- 안전회계법인
- 한화투자증권

Application Engineering팀

최광천 전무이사, Ph.D.

- 연세대학교 박사
- 삼성전자

13명

Optical Interconnect 개발팀

김재영 상무이사, Ph.D.

- 연세대학교 박사
- NTT, Rohm

14명

SERDES IP 개발팀

성창경 상무이사, Ph.D.

- 연세대학교 박사
- 삼성전자

41명

Mobile IP 개발팀

허철 이사, M.S.

- 부경대학교 석사
- DB하이텍, LX세미콘

23명

Controller IP 개발팀

이재철 상무이사, M.S.

- 고려대학교 석사
- 삼성전자, DB하이텍

14명

Display IP 개발팀

박용현 이사, M.S.

- 서강대학교 석사
- LG전자

22명

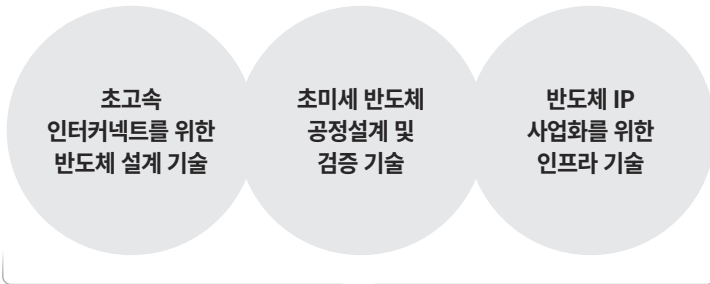
※ 타사 및 팀별 인원은 2023.08 기준

100G SERDES와 PCIe 6.0 PHY의 개발을 통해 글로벌 Top-tier급 기술적 지위 확보

Qualitas

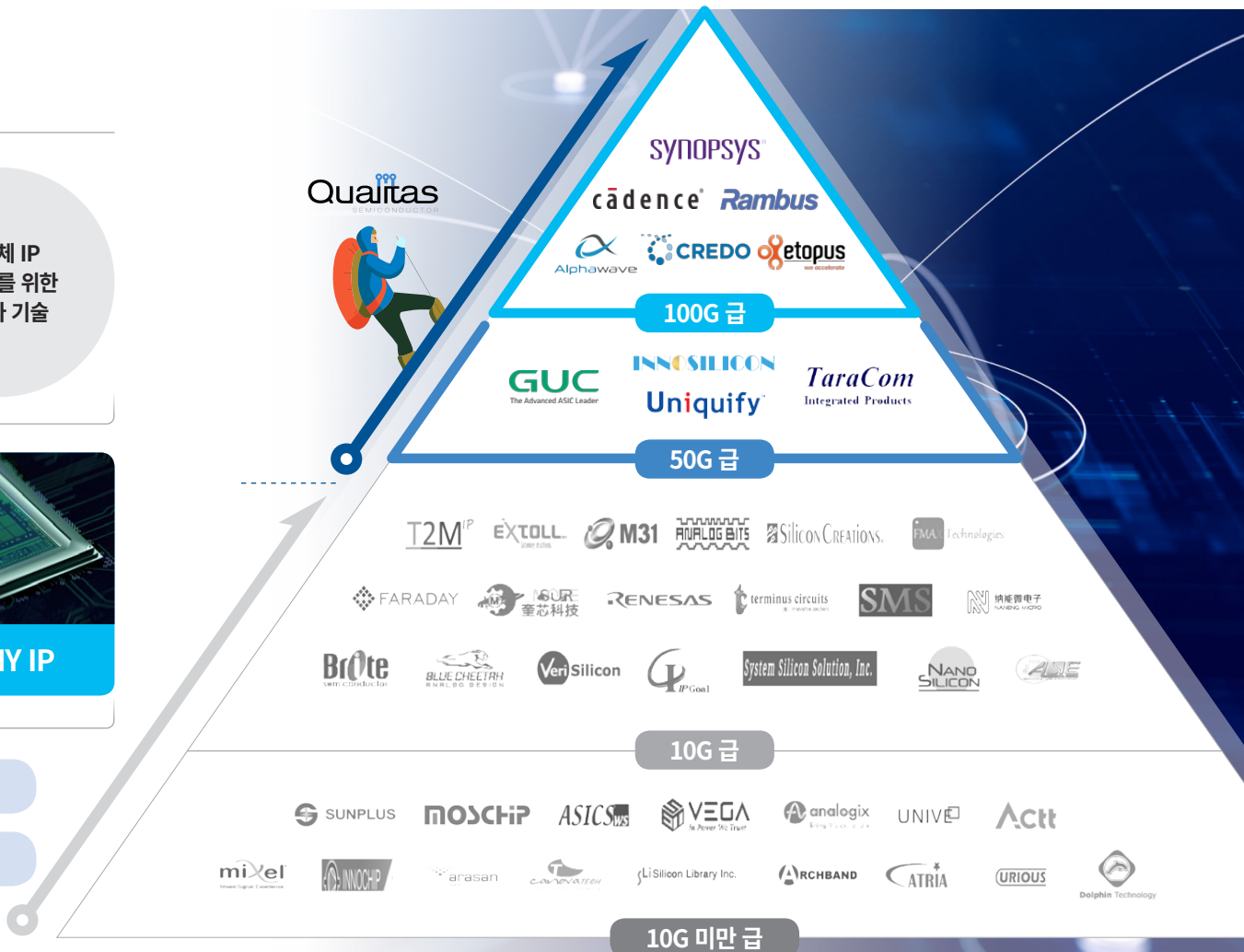
SEMICONDUCTOR

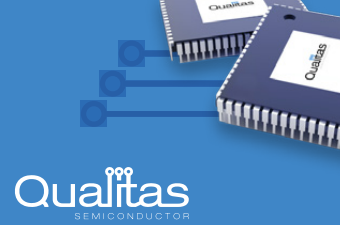
반도체 IP 핵심 기술 보유



글로벌 7번째 개발

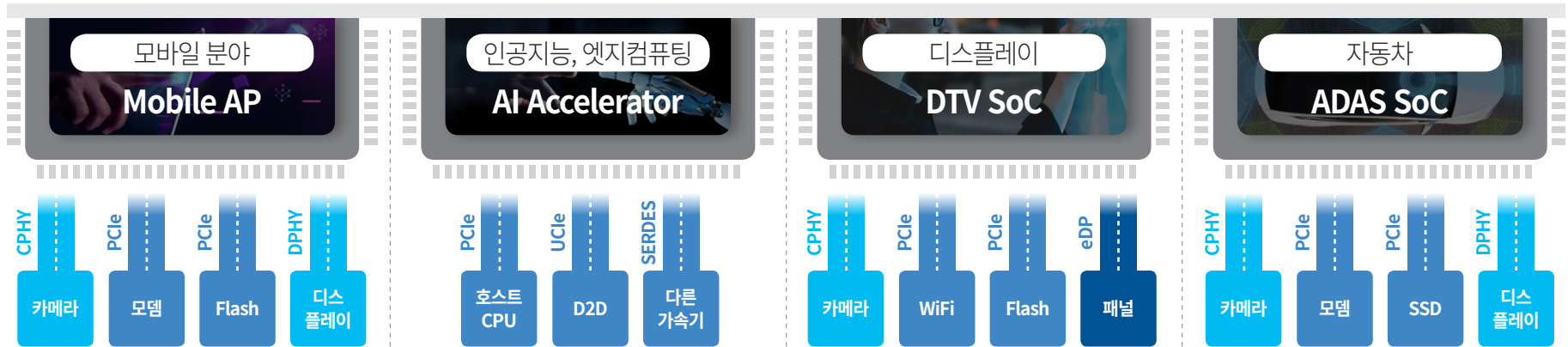
현존하는 대부분의 규격으로 확장 가능





다양한 초고속 인터페이스 IP에 대한 산업 분야별 제품 양산 레퍼런스 및 시장 지위 선점

Application 별 적용 IP



퀄리티스반도체 IP 경쟁 우위

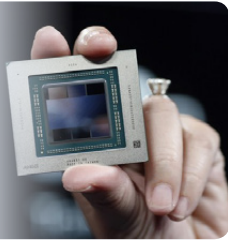
구분	MIPI (Mobile Industry Processor Interface)	PCIe / SERDES (Peripheral Component Interconnect Express)	디스플레이 칩셋
IP 종류	D-PHY, C-PHY, Controller	PCIe 4.0 PHY, SERDES, PCIe 6.0 PHY	eDP RX PHY, eDP TX PHY, Intra panel
특징	초미세 공정용 인터페이스 IP 필요성 대두	인공지능, 자율주행 등 첨단 산업 內 필요성 증대	디스플레이 미세화 공정 요구 증가
양산 현황	D-PHY, D-PHY / C-PHY Combo PHY	PCIe 4.0 PHY	eDP RX PHY, Intra-Panel Interface TX PHY
경쟁 우위	삼성전자 파운드리 다수 양산이력 확보	글로벌 7번째 PCIe 6.0 PHY 개발중	FinFET 공정 선점을 통해 시장 지위 확보

05 Exponential Growth in IP Industry

IP 비즈니스의 특징

高수요

검증된 IP업체의 제한으로
지속적인 수요 발생



高성장

IP 포트폴리오 구축 시
Reuse를 통해
빠른 외형 성장 가능

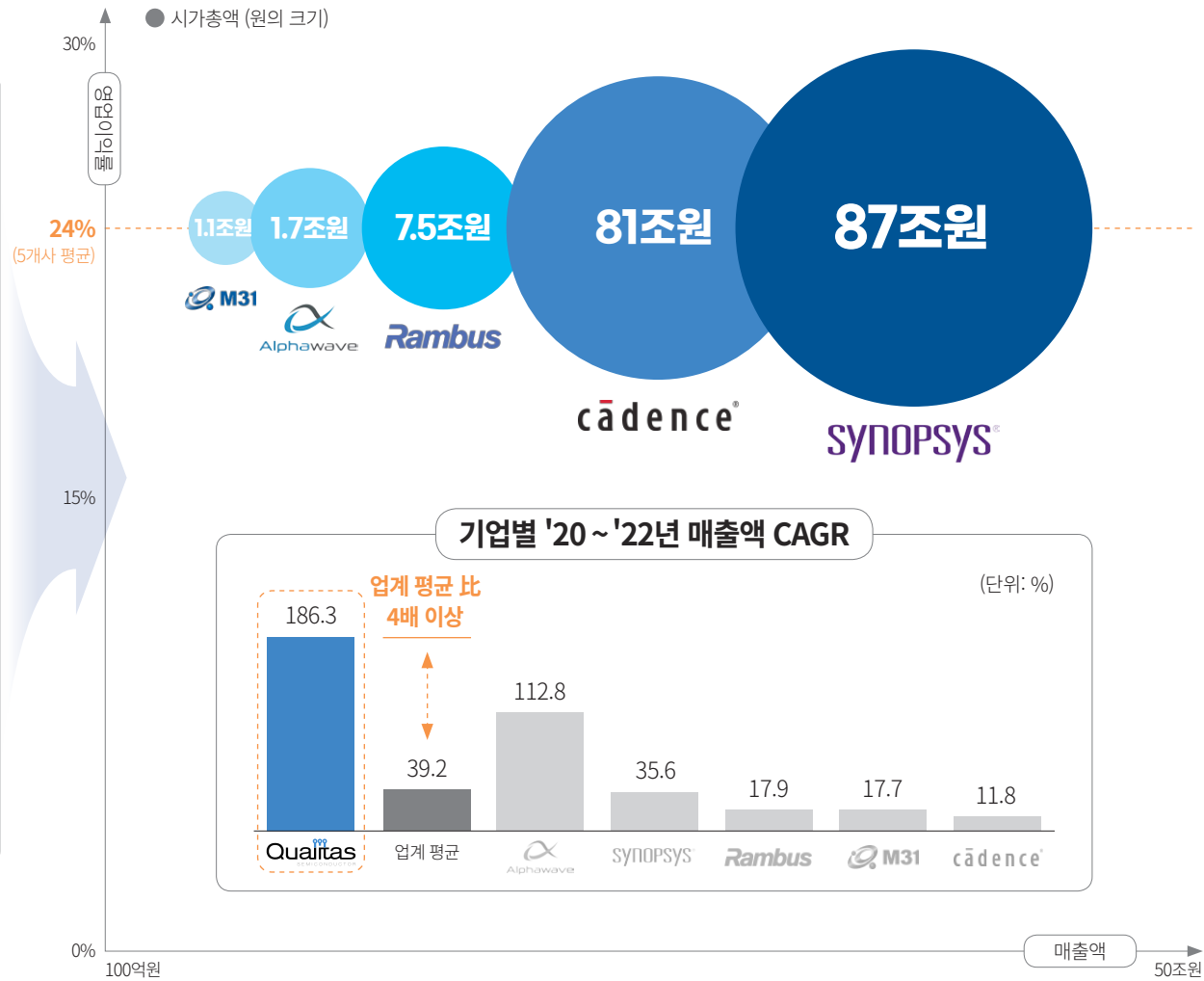


高이익률

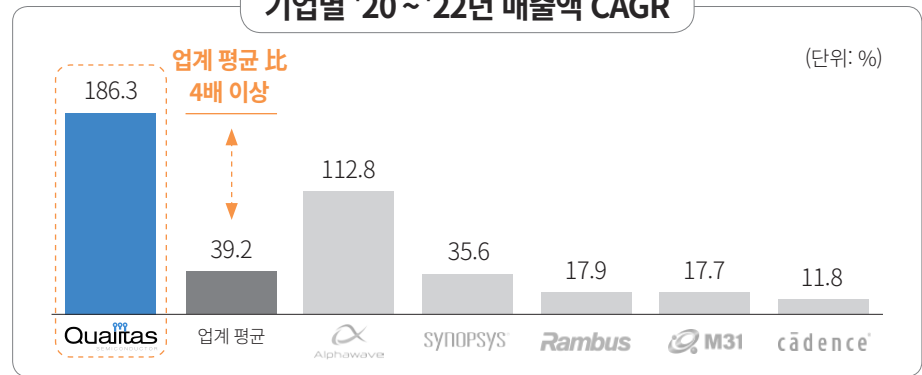
초미세 공정 + 고부가가치 IP
수요 증가로 높은 이익
달성 가능



3高의 특성을 갖춘 IP 비즈니스



기업별 '20~'22년 매출액 CAGR



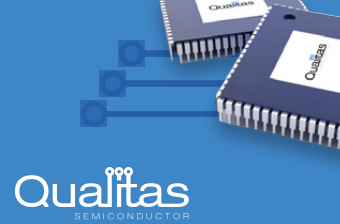
※ 2022년 각 사 사업보고서 기준
※ 시가총액은 23.08.17 기준

Total Interconnect Solution Provider

02

Market Overview

- 01. 글로벌 반도체 IP 시장 확대
- 02. 반도체 IP 內 필수 인프라: 인터페이스 IP



전방산업의 성장 + ICT기술 발전으로 반도체 IP는 P와 Q 동반 성장

반도체 IP 가격 증가 요인



공정 미세화

×

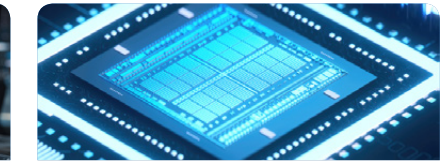


요구 전송속도의 급등

반도체 IP 수요 증가 요인



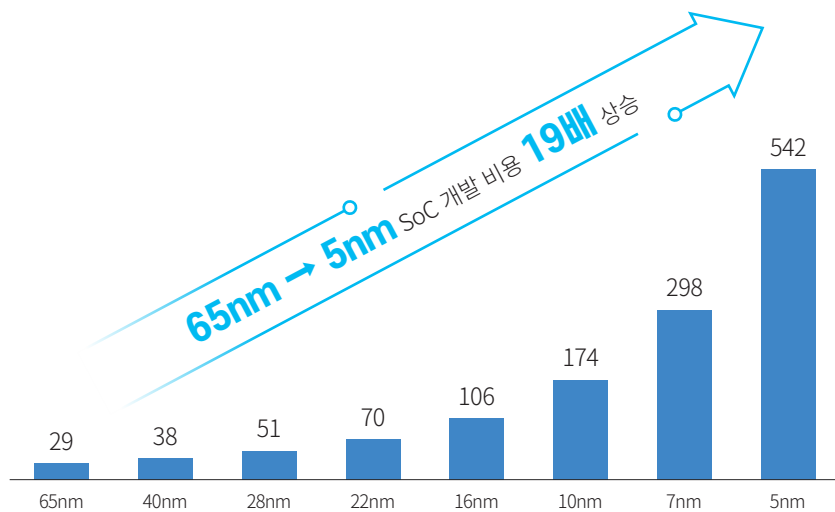
SoC 당 필요한 IP 증가



Application 별
인터페이스 표준규격의 다변화

반도체 공정별 SoC 개발 비용 추이

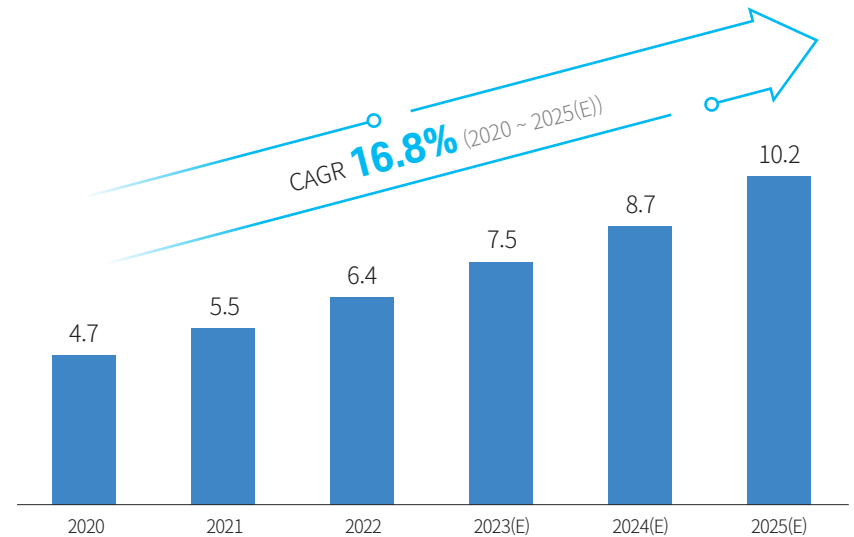
(단위: \$ M)



※ 출처: IBS (International business strategies)

글로벌 반도체 IP 시장 전망

(단위: \$ B)

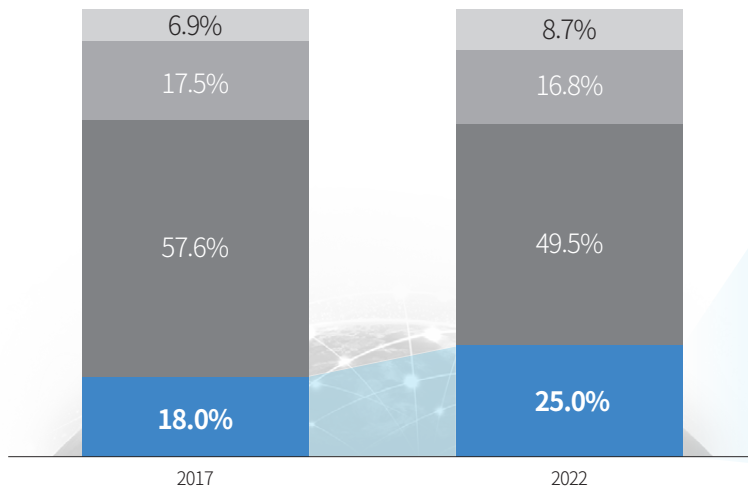


※ 출처: IPnest 2022.05월, Press Clipping

인터페이스 IP 수요증가에 대한 우호적인 환경 지속

연도별 글로벌 IP 비중 변화

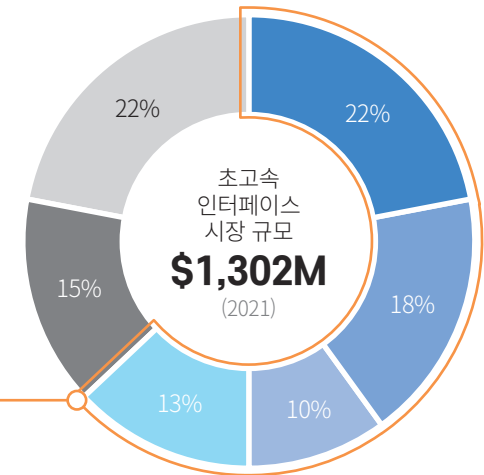
■ Interface ■ Processor ■ Physical ■ Digital Other



※ 출처: Ipnest 2023

인터페이스 IP 시장의 핵심 요소

- PCIe
- Ethernet & Die-to-die
- MIPI
- 기타
- USB
- DDR



당사 상위 5개 표준 규격 중 **약 M/S 50%** 규격에 대한 사업 영위

초고속 인터페이스 IP 수요 증가 요인



전방 산업의 발전

모바일, 인공지능, 자율주행 등 데이터 처리 속도 증가

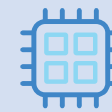
+



에너지 효율 극대화

모바일, 데이터센터 등 저전력 소모 요구

+



공정 기술의 발전

칩의 집적도 증가로 필요한 IP 종류 및 개수 증가

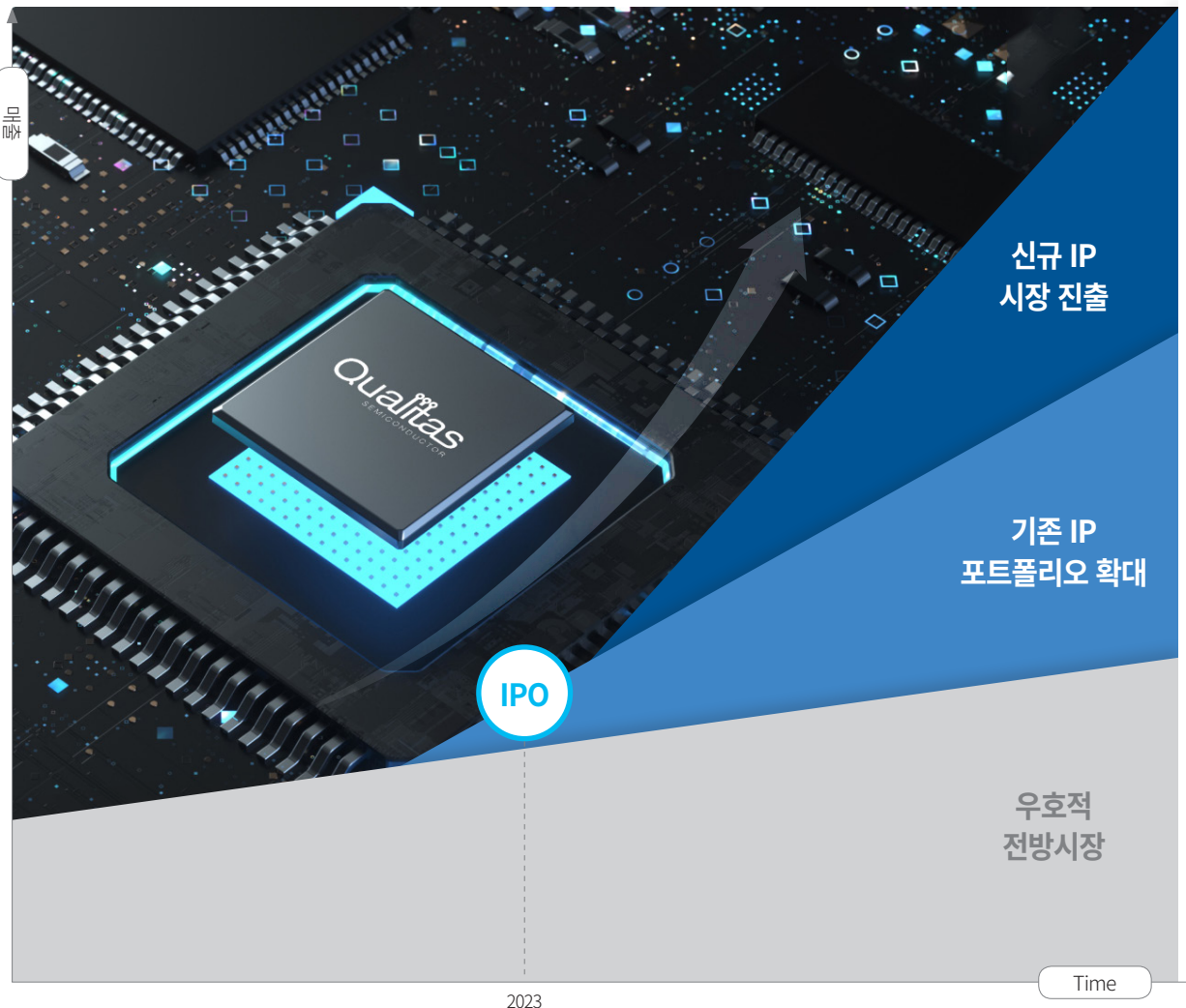
Total Interconnect Solution Provider

03 Growth Strategy

01. Summary
02. 초고속 인터페이스 IP 포트폴리오
 솔루션 확대
03. 고부가가치 IP 시장 진출
04. 선제적 고객 확대 전략 수립



Leader in High-speed Interconnect Technology



고부가가치 IP 시장 진출

- UCle, PCIe 6.0 등 미래 핵심 기술 선제적 개발
- IP + SoC + 모듈의 인터커넥트 토탈 솔루션 공급



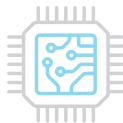
시장 지배력 강화

- 기존 IP 공정 확대 및 차세대 규격 구현
- 다수 IP 양산 이력 기반 고객사 확대



시스템 반도체 및 파운드리 산업의 성장

- 인터페이스 IP의 수요 폭발적 증가
- 초미세 반도체 공정 개발비용 상승



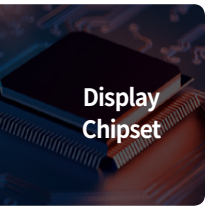
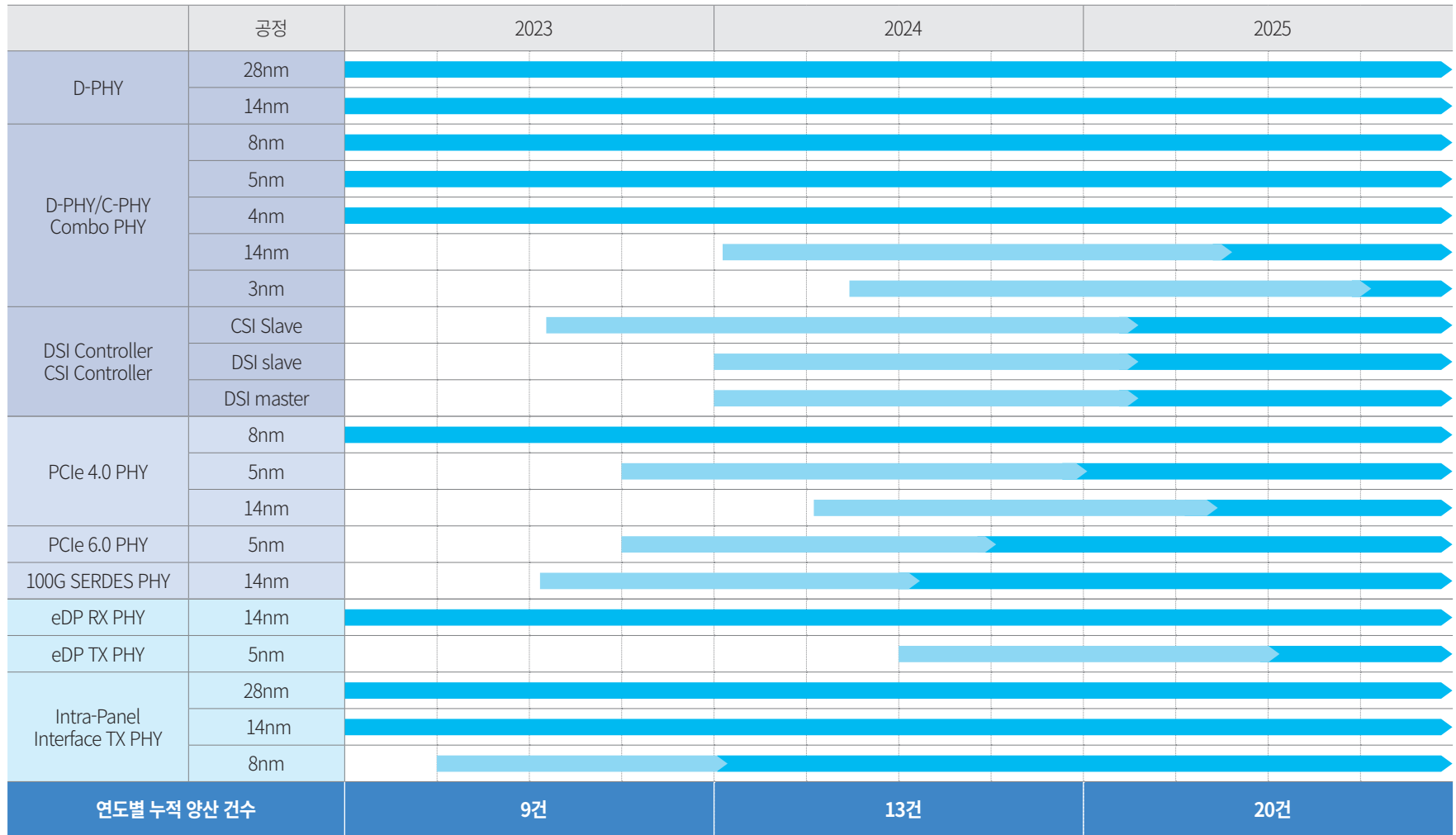
2023

Time



기존 IP 공정 확대 & 차세대 규격 구현으로 포트폴리오 확장

■ 개발 단계 ■ 양산 단계



차세대 IP 제품 선점을 통한 시장 지배적 경쟁력 확대

PCIe 6.0 PHY IP

- 全분야에 활용되는 범용성 높은 IP
- 평균 계약 단가: 기존 제품 (PCIe 4.0) 比 2배

첨단 인터커넥트 기술의 집약체

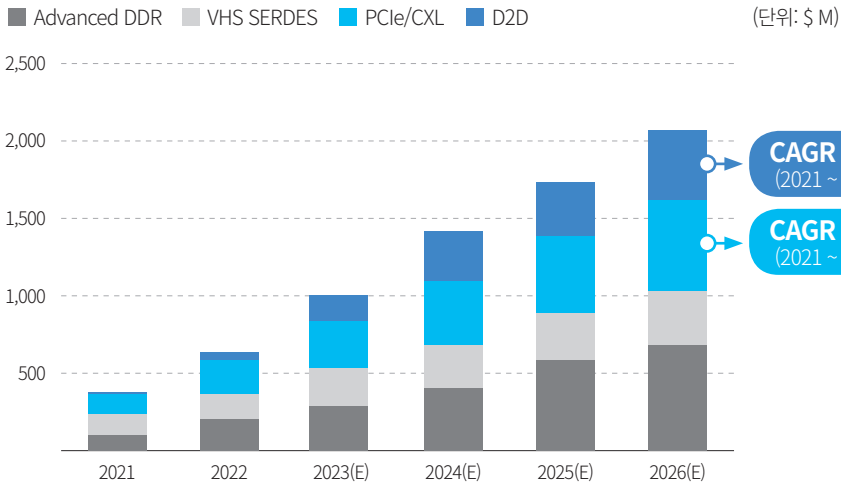


UCIe PHY IP

- HBM과 함께 대표적인 칩렛 IP 규격
- 초고가로 가격 형성 전망

국내 최초 상용화 목표

High-End 인터페이스 IP 시장 규모



포트폴리오 확장

차세대 표준 인터페이스 규격으로 확장

- PCIe 6.0
- CXL¹⁾ 3.0
- UCIe²⁾

다양한 전방산업 진출

AI, 자율주행 등 첨단산업의 핵심 IP

- 데이터 센터
- 자율주행
- AI

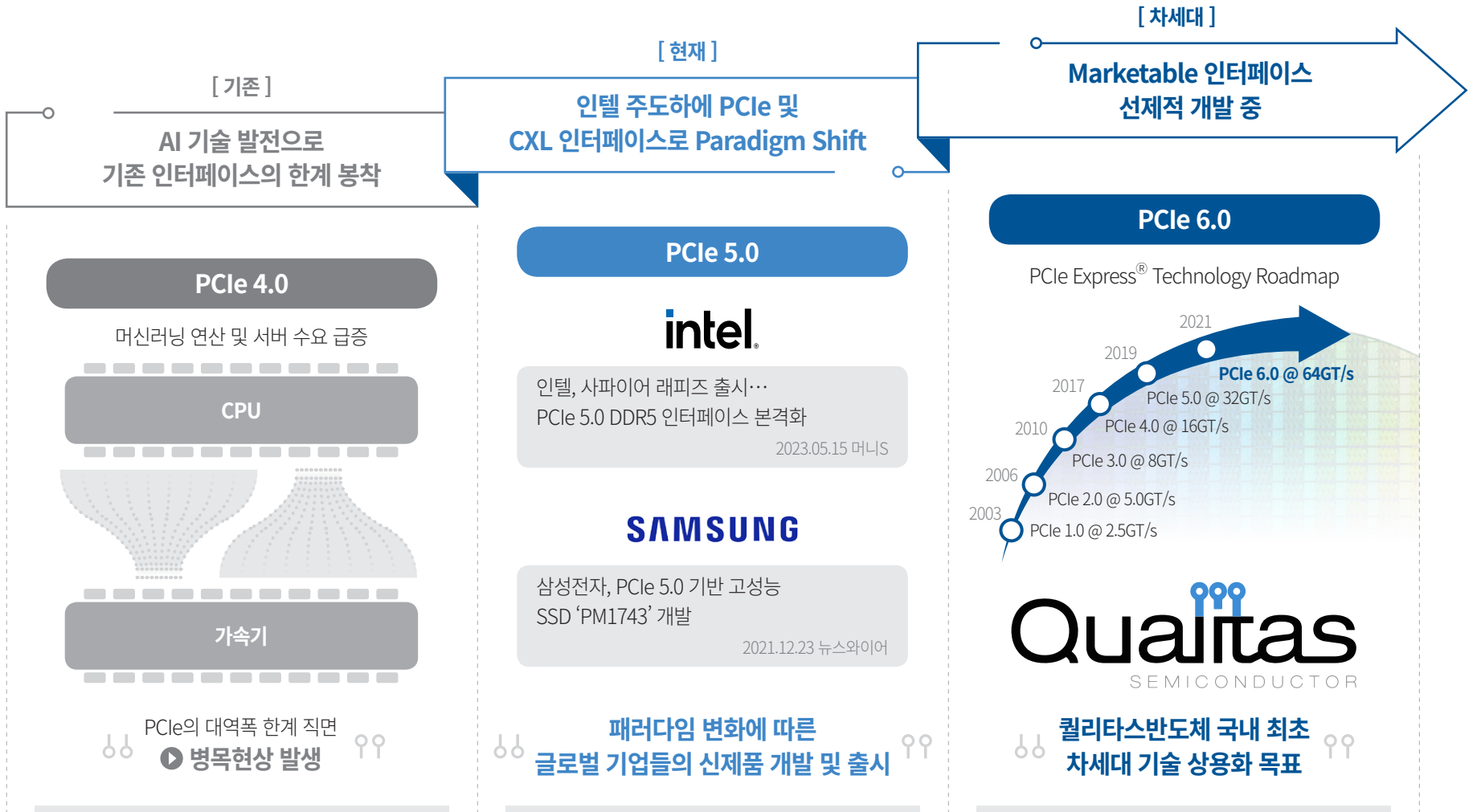
수주 경쟁력 확보

기술 초격차 기반 시장 지위 선점

- 글로벌 Top-tier 설계능력
- 초미세공정 설계 및 검증
- 국내 최초 상용화로 시장선점

※ 출처: Ipnest, "Ipnest Forecast Interface IP Category Growth to \$2.5B in 2025"
 ※ 주1) CXL: PCIe 물리계층에 구축된 CPU-디바이스 간 저지연 고속 인터커넥트 기술로 PCIe PHY 규격을 사용함
 주2) UCIe (Universal Chiplet Interconnect Express)

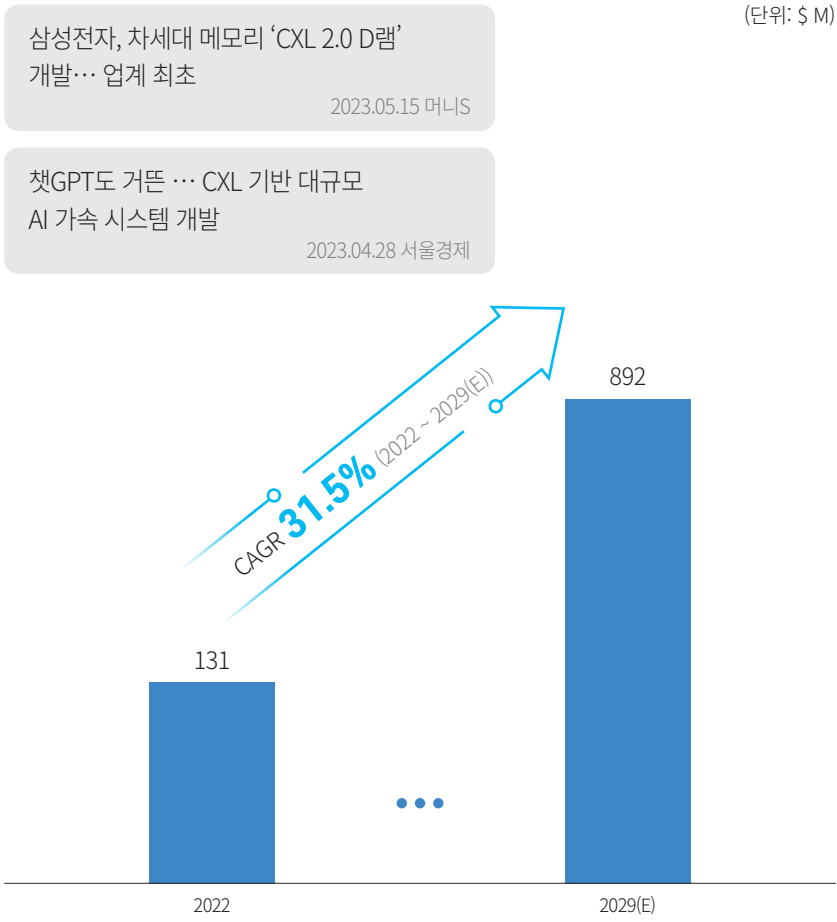
기존 인터페이스의 한계를 극복한 차세대 인터페이스 등장 최대 수혜





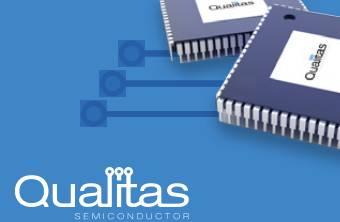
급격히 부상하는 CXL과의 호환성 확보로 고부가가치 IP 시장 선점

○ CXL 인터페이스 IP 시장 규모



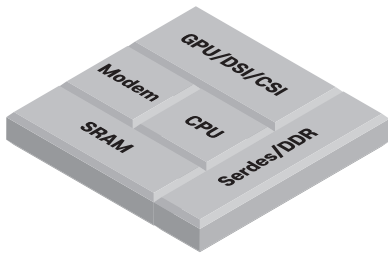
※ 출처: Global CXL Controller IP Market Research Report (2023)



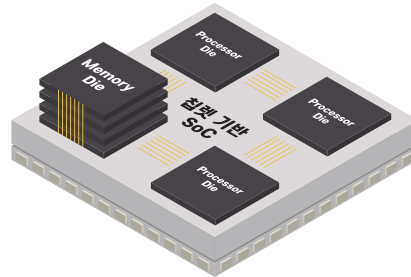


데이터 전송량 증가 + ICT기술 발전으로 칩렛 수요 폭발적 증가

모놀리식, 칩렛 기술 비교



모놀리식 (Monolithic)
하나의 다이(Die)에 모든 기능을 구현한 SoC



칩렛 (Chiplet)
고성능의 SoC 기능을 여러개의 다이(Die)에 쪼개어 제조한 뒤 패키징한 SoC

칩렛 방식의 강점



SoC 개발비용 및 Risk 단축

가장 적합한 공정 선택으로 여러 Die를 하나의 패키지 안에 집적 가능



개발시간 단축

기존 칩렛 재사용을 통해 생산성 확대



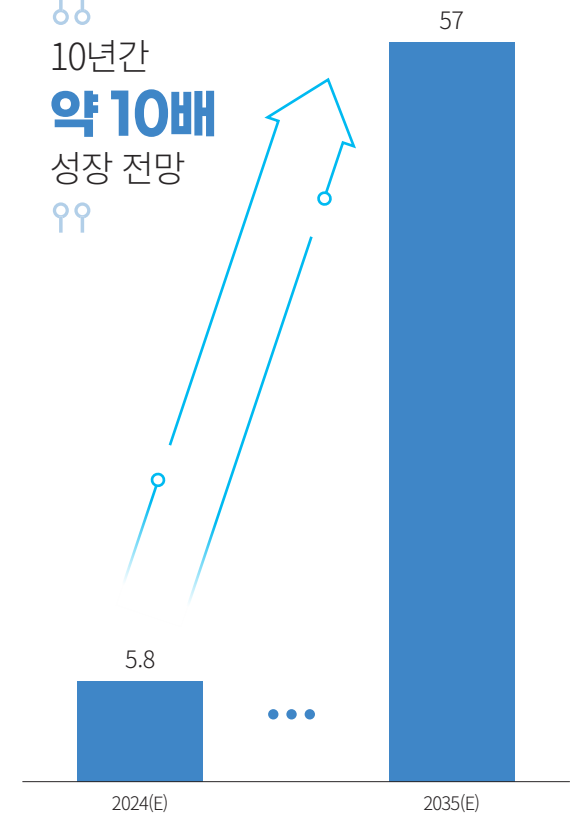
Net Die 증가

칩면적 축소로 웨이퍼당 생산량 증가

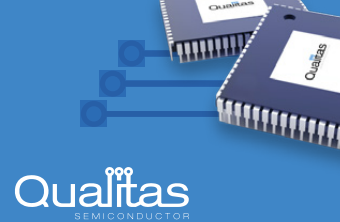
연도별 글로벌 칩렛 시장 규모

(단위: \$ B)

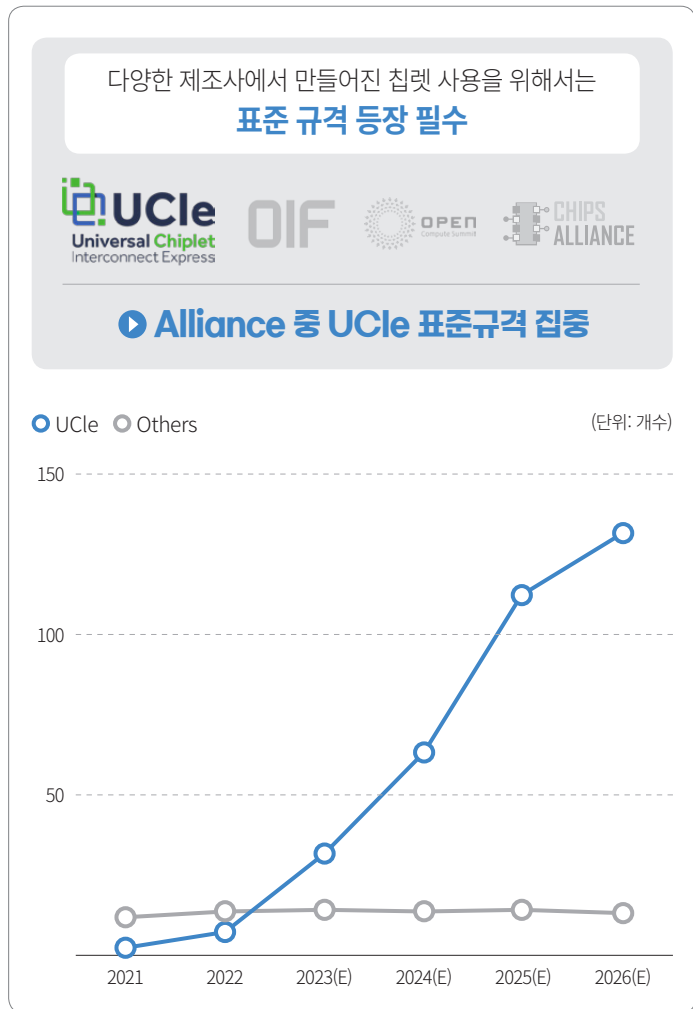
10년간
약 10배
성장 전망



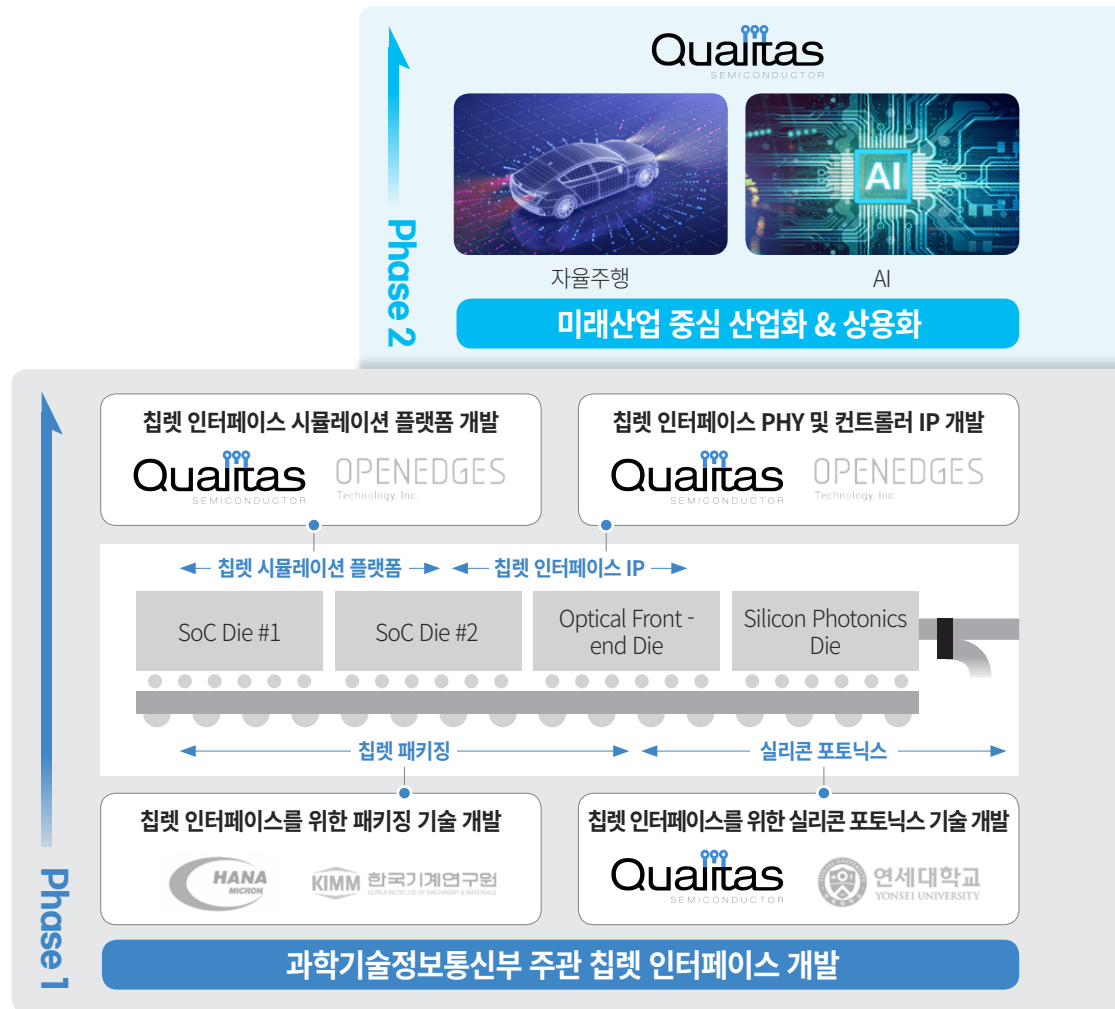
※ 출처: Omdia



Marketable 기술의 선제적 개발로 시장 지위 선점



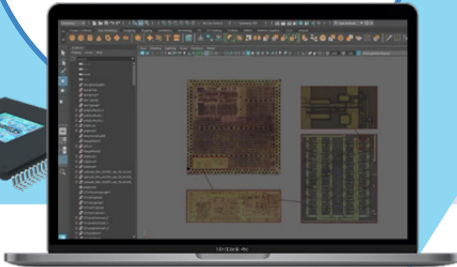
※ 출처 : SemiWiki



모든 분야에서 증가하는 최종 고객사에 대한 마케팅 역량 강화

반도체 IP

Qualitas
SEMICONDUCTOR



파운드리

SAMSUNG



분야별 대표 SoC 제조사

모바일

SAMSUNG Qualcomm
Apple Google

서버

Google amazon
Meta Microsoft

자동차

HYUNDAI Continental
TESLA BOSCH

디스플레이

SAMSUNG LG
LX Semicon

고객사 확대 전략



고신뢰성 기반 파운드리 업체를 통한
고객사 확보



End-User를 통한
직접적인 기술 교류



파운드리 다변화
전략